(19) 世界知的所有権機関 国際事務局

(43) 国際公開日 2006年3月9日(09.03.2006)

PCT

(10) 国際公開番号 WO 2006/025353 A1

(51) 国際特許分類:

H01L 29/786 (2006.01) H01L 21/336 (2006.01) H01L 51/05 (2006.01)

(21) 国際出願番号:

PCT/JP2005/015705

(22) 国際出願日:

2005年8月30日(30.08.2005)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願2004-251453 2004年8月31日(31.08.2004)

- (71) 出願人(米国を除く全ての指定国について): 松下電 器産業株式会社 (MATSUSHITA ELECTRIC INDUS-TRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大 字門真 1006番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 竹内孝之 (TAKEUCHI, Takayuki). 川島孝啓 (KAWASHIMA,

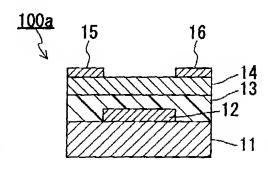
Takahiro). 齋藤徹 (SAITOH, Tohru). 奥澤智宏 北岡康夫 (KITAOKA, (OKUZAWA, Tomohiro). Yasuo).

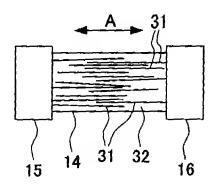
- (74) 代理人: 鎌田耕一, 外(KAMADA, Koichi et al.); 宁 5300047 大阪府大阪市北区西天満 4 丁目 3 番 1 号ト モエマリオンビル7階 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護 が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可 能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, S2, T2, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

/続葉有7

(54) Title: FIELD EFFECT TRANSISTOR, METHOD FOR MANUFACTURING THE SAME AND ELECTRONIC DEVICE USING THE FIELD EFFECT TRANSISTOR

(54) 発明の名称: 電界効果トランジスタおよびその製造方法、ならびにそれを用いた電子機器





(57) Abstract: A field effect transistor is provided with a semiconductor layer (14); a source electrode (15) and a drain electrode (16) which are electrically connected with the semiconductor layer (14); and a gate electrode (12) for applying electric field to the semiconductor layer (14) between the source electrode (15) and the drain electrode (16). The semiconductor layer (14) includes a plurality of fine wires, which are composed of inorganic semiconductor, and an organic semiconductor material.

(57) 要約: 半導体層14と、半導体層14に電気的に 接続されたソース電板15およびドレイン電極16と、 ソース電極15とドレイン電極16との間の半導体層 14に電界を印加するためのゲート電極12とを備え、 半導体層14が、無機半導体からなる複数の細線と有 機半導体材料とを含む。

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FL, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

-- 国際調査報告書